

(11)Publication number : 11-296148  
 (43)Date of publication of application : 29.10.1999

(51)Int.Cl.

G09G 3/36  
 G02F 1/133

(21)Application number : 10-105217

(71)Applicant :

SEIKO EPSON CORP

(22)Date of filing : 15.04.1998

(72)Inventor :

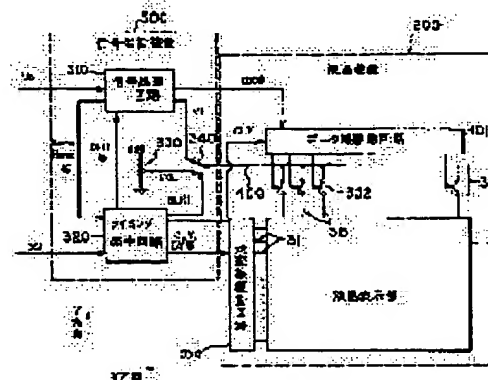
ISHII MASAYA

## (54) DRIVING CIRCUIT AND DRIVING METHOD OF ELECTROOPTICAL DEVICE AND ELECTRONIC DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To prevent the generation of flickering having the period of twice and long as the vertical fly-back interval and to reduce the power consumption during the interval for an active matrix driving system liquid crystal device.

SOLUTION: In a signal supplying device 300, a signal processing circuit 310 processes picture signals Vi so that the polarity of the liquid crystal applied voltage is reversed at least for every row and supplies the signals Vi to a picture signal line 400. A constant potential source 330 supplies a voltage signal VOL having a prescribed potential to the line 400 in lieu of the signals Vi during the interval of the vertical fly-back by a switching switch 340. A timing generating circuit 320 suspends a clock signal CLK during the suspending interval in which the signal VOL is applied to data lines.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**This Page Blank (uspto)**

(51) Int.Cl.<sup>6</sup>

G 0 9 G 3/36

G 0 2 F 1/133

識別記号

5 5 0

F I

G 0 9 G 3/36

G 0 2 F 1/133

5 5 0

審査請求 未請求 請求項の数15 O L (全 20 頁)

(21) 出願番号 特願平10-105217

(22) 出願日 平成10年(1998) 4月15日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿 2丁目 4番 1号

(72) 発明者 石井 賢哉

長野県諏訪市大和 3丁目 3番 5号 セイコーエプソン株式会社内

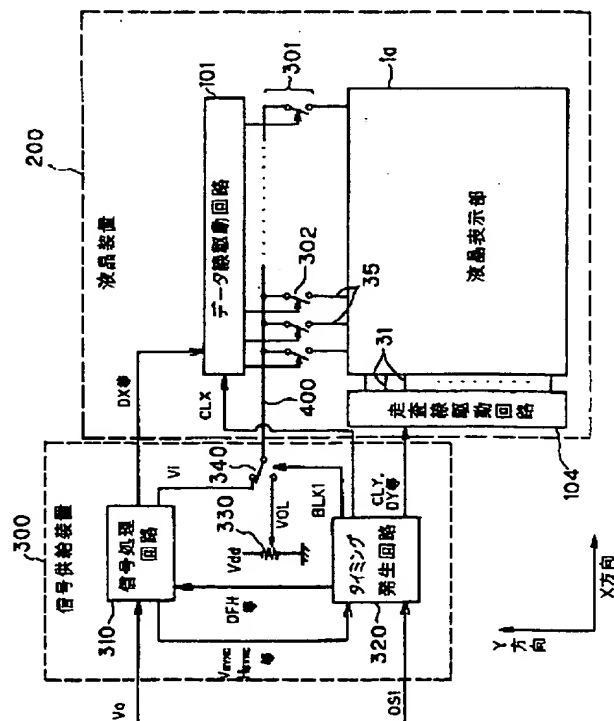
(74) 代理人 弁理士 鈴木 喜三郎 (外 2名)

(54) 【発明の名称】 電気光学装置の駆動回路及び駆動方法並びに電子機器

(57) 【要約】

【課題】 アクティブマトリクス駆動方式の液晶装置等において、垂直帰線期間の2倍の周期を持つフリッカの発生を抑えつつ、垂直帰線期間中における電力消費を低減する。

【解決手段】 信号供給装置 300において、信号処理回路 310は、画像信号  $V_i$  を液晶印加電圧の極性が少なくとも行毎に反転するように処理した後に、画像信号線 400に供給する。定電位源 330は、切り換えスイッチ 340により垂直帰線期間に所定電位の電圧信号  $V_{OL}$  を画像信号  $V_i$  の代わりに、画像信号線 400に供給する。タイミング発生回路 320は、電圧信号  $V_{OL}$  がデータ線に印加された休止期間中はクロック信号  $CLX$  を休止する。



## 【特許請求の範囲】

【請求項 1】 マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極と、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に印加するデータ線駆動手段と、前記複数の走査線に走査信号を供給する走査線駆動回路とを備えた電気光学装置の駆動回路であって、

前記画像信号を垂直走査に対応する形式に処理し、且つ前記画素電極に夫々印加される印加電圧の極性が少なくとも前記走査線毎に反転するように処理した後に前記画像信号線に供給する信号処理手段と、垂直帰線期間に所定電位の電圧信号を前記画像信号の代わりに前記画像信号線に供給する電圧供給手段と、前記クロック信号を前記データ線駆動手段へ供給し、且つ前記電圧信号が前記データ線に印加された後の前記垂直帰線期間内の所定期間中に前記クロック信号を休止するクロック供給制御手段とを備えたことを特徴とする電気光学装置の駆動回路。

【請求項 2】 前記電圧供給手段は、前記所定電位の定電位源と前記信号処理手段とを選択的に前記画像信号線に接続するスイッチ手段を備えたことを特徴とする請求項 1 に記載の電気光学装置の駆動回路。

【請求項 3】 前記信号処理手段は、前記電圧供給手段を含んでおり、前記垂直帰線期間中に前記所定電位のダミー信号を前記画像信号の代わりに前記画像信号線に供給することを特徴とする請求項 1 に記載の電気光学装置の駆動回路。

【請求項 4】 前記電圧供給手段は、前記印加電圧の最小値に対応する電位を前記所定電位として供給することを特徴とする請求項 1 から 3 のいずれか一項に記載の電気光学装置の駆動回路。

【請求項 5】 マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極と、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に印加するデータ線駆動手段と、前記複数の走査線に走査信号を供給する走査線駆動回路とを備えた電気光学装置の駆動回路であって、

前記画像信号を奇数及び偶数フィールド走査に対応する形式に処理し、且つ前記画素電極に夫々印加される印加電圧の極性が少なくとも前記走査線毎且つフィールド毎に反転するように処理した後に前記画像信号線に供給する信号処理手段と、前記クロック信号を前記データ線駆動手段へ供給し、且つ垂直帰線期間における、前記奇数フィールド走査後と

前記偶数フィールド走査後とで一水平走査期間だけ長さが異なる所定期間中は前記クロック信号を休止するクロック供給制御手段とを備えたことを特徴とする電気光学装置の駆動回路。

【請求項 6】 前記信号処理手段は、前記垂直帰線期間に所定電位のダミー信号を前記画像信号の代わりに前記画像信号線に供給することを特徴とする請求項 5 に記載の電気光学装置の駆動回路。

【請求項 7】 前記信号処理手段は、前記印加電圧の最大値に対応する電位を前記所定電位として前記ダミー信号を供給することを特徴とする請求項 6 に記載の電気光学装置の駆動回路。

【請求項 8】 請求項 1 から 7 のいずれか一項に記載の電気光学装置の駆動回路と前記電気光学装置とを備えたことを特徴とする電子機器。

【請求項 9】 前記データ線駆動手段は、前記クロック信号が供給されると共に前記クロック信号に同期して前記複数のデータ線の夫々に対応する転送信号を順次発生するシフトレジスタ回路と、前記複数のデータ線に夫々接続されており前記画像信号及び前記転送信号が供給されると共に前記画像信号を前記データ線毎に前記転送信号に応じてサンプリングして前記データ信号として夫々印加する複数のサンプリングスイッチとを備えたことを特徴とする請求項 8 に記載の電子機器。

【請求項 10】 マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極と、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に印加するデータ線駆動手段と、前記複数の走査線に走査信号を供給する走査線駆動回路とを備えた電気光学装置の駆動方法であって、

一の垂直期間と該一の垂直期間の次の垂直期間との間において、所定電位の電圧信号を前記画像信号線を介して前記データ線に供給した後に、前記クロック信号を一時的に休止することを特徴とする電気光学装置の駆動方法。

【請求項 11】 マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極と、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に印加するデータ線駆動手段と、前記複数の走査線に走査信号を供給する走査線駆動回路とを備えた電気光学装置の駆動方法であって、

一の垂直期間と該一の垂直期間の次の垂直期間との間において、一水平走査期間以上経過した後に、前記クロッ

ク信号を一時的に休止することを特徴とする電気光学装置の駆動方法。

【請求項 1 2】 マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極とを備えた電気光学装置の駆動回路であって、  
画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に対しデータ信号として夫々印加するデータ線駆動手段と、  
前記データ信号及び走査信号により垂直走査を行うべく前記複数の走査線に該走査信号を印加する走査線駆動手段と、  
前記画像信号を前記垂直走査に対応する形式に処理し、且つ前記画素電極に夫々印加される印加電圧の極性が少なくとも前記走査線毎に反転するように処理した後に前記画像信号線に供給する信号処理手段と、  
前記クロック信号を前記データ線駆動手段へ供給し、且つ垂直帰線期間内の所定期間中は前記クロック信号を休止するクロック供給制御手段とを備えており、  
前記データ線駆動手段は、  
前記クロック信号が供給されると共に前記クロック信号に同期して前記複数のデータ線の夫々に対応する転送信号を順次発生するシフトレジスタ回路と、  
前記複数のデータ線に夫々接続されており前記画像信号及び前記転送信号が供給されると共に前記画像信号を前記データ線毎に前記転送信号に応じてサンプリングして前記データ信号として夫々印加する複数のサンプリングスイッチと、  
前記所定期間において、前記複数のサンプリングスイッチを一斉にサンプリング状態とするサンプリングスイッチ制御手段とを備えたことを特徴とする電気光学装置の駆動回路。

【請求項 1 3】 前記信号処理手段は前記所定期間に、一水平走査期間で極性が反転すると共に所定電位のダミー信号を前記画像信号の代わりに前記データ線駆動手段へ供給することを特徴とする請求項 1 2 に記載の電気光学装置の駆動回路。

【請求項 1 4】 前記信号処理手段は、前記印加電圧の最大値に対応する電位を前記所定電位として前記ダミー信号を供給することを特徴とする請求項 1 3 に記載の電気光学装置の駆動回路。

【請求項 1 5】 請求項 1 2 から 1 4 のいずれか一項に記載の電気光学装置の駆動回路と前記電気光学装置とを備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ（以下、TFT と称す）駆動、薄膜ダイオード（以下、TFD と称す）駆動等によるアクティブマトリクス駆動

方式の液晶パネル等の電気光学パネルを備えた電気光学装置に対し、画像信号、クロック信号等を供給する駆動回路及び駆動方法、並びに該電気光学装置及び駆動回路を備えた電子機器の技術分野に属する。特に本発明は、クロック信号に基づいて垂直走査やフィールド走査或いはフレーム走査を行うと共に、少なくとも走査線（行）毎に画素電極への印加電圧の極性を反転させる、即ち画素電極への印加電圧を画像信号の振幅の中心を基準電位として反転させる反転駆動方式により駆動する駆動回路等の技術分野に属する。

【0002】

【従来の技術】従来、TFT 駆動、TFD 駆動等によるアクティブマトリクス駆動方式の液晶装置においては、縦横に夫々配列された多数の走査線及びデータ線並びにこれらの各交点に対応して多数の画素電極が TFT アレイ基板上に設けられている。そして、走査線駆動の基準となる Y クロック信号に基づいて各走査線には走査線駆動回路から走査信号が順次供給され、これと並行してデータ線駆動の基準となる X クロック信号に基づいて各データ線にはデータ線駆動回路から表示すべき画像信号に対応するデータ信号が線順次や複数線同時に供給され、フィールド単位或いはフレーム単位の垂直走査、即ち、フィールド走査やフレーム走査等が行われるのが一般的である。

【0003】このように駆動回路により液晶パネルを駆動する際には、直流電圧の印加による液晶の劣化を防ぐと共に表示画面上におけるフリッカを防止するために、フィールドやフレーム毎に液晶印加電圧を反転させるフィールド反転駆動方式やフレーム反転駆動方式、走査線（行）毎に液晶印加電圧を反転させる走査線反転駆動方式、データ線（列）毎に液晶印加電圧を反転させるデータ線反転駆動方式、走査線（行）且つデータ線（列）毎に即ち各ドット（画素）毎に液晶印加電圧を反転させるドット反転駆動方式などの各種の反転駆動方式が用いられている。

【0004】これらの反転駆動方式のうち少なくとも走査線（行）毎に極性反転させる方式が液晶劣化やフリッカを防止する機能が高く、更に回路構成や制御の容易性等の観点から主流となっている。

【0005】ここで図 16 に示すように、走査線（行）毎に反転駆動する方式において、仮に例えば 1 つのフィールド走査（表示期間）から次のフィールド走査（表示期間）までの垂直帰線期間内に、X クロック信号を休止（停止）することにより、このような極性反転を休止してしまうと、各垂直帰線期間終了時点におけるデータ線上の電位が反転するため、フィールド周波数（例えば 60 Hz）の 1/2 倍の周波数（例えば 30 Hz）のフリッカが発生してしまう。

【0006】そこで、従来は、表示期間内だけでなく垂直帰線期間内においても、X クロック信号を走査線駆動

回路に供給し続けると共に液晶印加電圧の極性反転を行うようにしている。

#### 【0007】

【発明が解決しようとする課題】液晶装置の技術分野においては省エネルギー化及び表示画像の高品位化の要請が強い。

【0008】しかしながら、上述のように、垂直帰線期間にも液晶印加電圧を反転させると、この垂直帰線期間におけるデータ線駆動回路の反転動作のために、電力消費が増加してしまうという問題点がある。本願発明者らの研究によれば、例えば、前述のように垂直帰線期間内にクロック信号を休止する場合と比較して電力消費が7%程度（即ち、全時間に対して垂直帰線期間が占める比率）も多くなってしまうのである。他方で、前述のクロック信号を垂直帰線期間に休止する方式では、フリッカの発生による画質低下が著しく、特に近時の表示画像の高品位化の要請に沿わないため、実用化の意味は殆ど無い。

【0009】そこで本発明は、フリッカの発生を低減しつつ垂直帰線期間内における電力消費を低減することができる、液晶装置等の電気光学装置の駆動回路及び駆動方法、該電気光学装置並びに電子機器を提供することを課題とする。

#### 【0010】

【課題を解決するための手段】請求項1に記載の電気光学装置の駆動回路は上記課題を解決するために、マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極と、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に印加するデータ線駆動手段と、前記複数の走査線に走査信号を供給する走査線駆動回路とを備えた電気光学装置の駆動回路であって、前記画像信号を垂直走査に対応する形式に処理し、且つ前記画素電極に夫々印加される印加電圧の極性が少なくとも前記走査線毎に反転するように処理した後に前記画像信号線に供給する信号処理手段と、垂直帰線期間に所定電位の電圧信号を前記画像信号の代わりに前記画像信号線に供給する電圧供給手段と、前記クロック信号を前記データ線駆動手段へ供給し、且つ前記電圧信号が前記データ線に印加された後の前記垂直帰線期間内の所定期間中に前記クロック信号を休止するクロック供給制御手段とを備えたことを特徴とする。

【0011】請求項1に記載の電気光学装置の駆動回路によれば、画像信号が外部画像信号源から入力されると、先ず信号処理手段により、この画像信号は、垂直走査に対応する形式に処理され且つ印加電圧の極性が少なくとも走査線毎に反転するように処理される。そして、これらの処理を経た画像信号が、画像信号線に供給され

る。これと並行して、クロック供給制御手段により、クロック信号は、データ線駆動手段へ供給される。このように画像信号及びクロック信号が供給されると、データ線駆動手段により、画像信号は、クロック信号に応じてサンプリングされて、複数のデータ線に対してデータ信号として夫々印加される。同時に、走査線駆動手段により、複数の走査線に走査信号が印加される。これらにより、複数の画素電極において、データ信号及び走査信号により走査線（行）反転駆動方式の垂直走査が行われる。

【0012】他方、垂直帰線期間には、電圧供給手段により、所定電位の電圧信号が、画像信号の代わりに画像信号線に供給される。そして特に、データ線駆動手段により例えば垂直帰線期間の開始直後（或いは直前）などに電圧信号がデータ線に印加された後の所定期間中には、このクロック信号がクロック供給制御手段により休止される。この結果、垂直帰線期間内における所定期間中は、クロック信号に応じたデータ線駆動手段のサンプリングが休止されるので、印加電圧として消費される電力消費を、クロック信号を休止しなかった従来の場合と比較して、全時間に対する所定期間の比率分だけ低減できる。そして特に所定期間は、垂直帰線期間内において電圧信号が印加された後に設定されているので、例えば、フィールド反転駆動方式の場合でも奇数フィールド走査後であるか偶数フィールド走査後であるかを問わずに各所定期間におけるデータ線上の電位は基本的に所定電位とされる。即ち、前述した図16の例のようにデータ線上の電位が相前後する所定期間で相異なることはないの、この所定期間の周期の2倍の周期を持つフリッカの発生を低減できる。

【0013】請求項2に記載の電気光学装置の駆動回路は請求項1に記載の電気光学装置の駆動回路において、前記電圧供給手段は、前記所定電位の定電位源と前記信号処理手段とを選択的に前記画像信号線に接続するスイッチ手段を備えたことを特徴とする。

【0014】請求項2に記載の電気光学装置の駆動回路によれば、電圧供給手段に備えられたスイッチ手段により、所定電位の定電位源と信号処理手段とは選択的に画像信号線に接続される。従って、データ線駆動手段に対して、表示期間には信号処理手段から画像信号を供給すると共に垂直帰線期間の開始直後或いは開始直前には定電位源から所定電位の電圧信号を供給することができる。この結果、各所定期間におけるデータ線上の電位は基本的に所定電位とされ、前述のフリッカの発生を低減できる。

【0015】請求項3に記載の電気光学装置の駆動回路は請求項1に記載の電気光学装置の駆動回路において、前記信号処理手段は、前記電圧供給手段を含んでおり、前記垂直帰線期間中に前記所定電位のダミー信号を前記画像信号の代わりに前記画像信号線に供給することを特

徴とする。

【0016】請求項3に記載の電気光学装置の駆動回路によれば、データ線駆動手段に対して、信号処理手段に含まれる電圧供給手段により、垂直帰線期間中に所定電位のダミー信号が画像信号の代わりに供給される。この結果、各所定期間におけるデータ線上の電位は基本的に所定電位とされ、前述のフリッカの発生を低減できる。

【0017】請求項4に記載の電気光学装置の駆動回路は請求項1から3のいずれか一項に記載の電気光学装置の駆動回路において、前記電圧供給手段は、前記印加電圧の最小値に対応する電位を前記所定電位として供給することを特徴とする。

【0018】請求項4に記載の電気光学装置の駆動回路によれば、印加電圧の最小値に対応する電位が所定電位とされる。従って、各所定期間中には、データ線上の電位は、この印加電圧の最小値に対応する電位、例えば当該電気光学装置が液晶装置である場合のノーマリーホワイトモードで白表示に対応する電位等とされるので、前述のフリッカは発生しない。

【0019】請求項5に記載の電気光学装置の駆動回路は上記課題を解決するために、マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極と、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に印加するデータ線駆動手段と、前記複数の走査線に走査信号を供給する走査線駆動回路とを備えた電気光学装置の駆動回路であって、前記画像信号を奇数及び偶数フィールド走査に対応する形式に処理し、且つ前記画素電極に夫々印加される印加電圧の極性が少なくとも前記走査線毎且つフィールド毎に反転するように処理した後に前記画像信号線に供給する信号処理手段と、前記クロック信号を前記データ線駆動手段へ供給し、且つ垂直帰線期間における、前記奇数フィールド走査後と前記偶数フィールド走査後とで一水平走査期間だけ長さが相異なる所定期間中は前記クロック信号を休止するクロック供給制御手段とを備えたことを特徴とする。

【0020】請求項5に記載の電気光学装置の駆動回路によれば、画像信号が外部画像信号源から入力されると、先ず信号処理手段により、この画像信号は、奇数及び偶数フィールド走査に対応する形式に処理され且つ印加電圧の極性が少なくとも走査線毎に且つフィールド毎に反転するように処理される。そして、これらの処理を経た画像信号が、画像信号線に供給される。これと並行して、クロック供給制御手段により、クロック信号は、データ線駆動手段へ供給される。このように画像信号及びクロック信号が供給されると、データ線駆動手段により、画像信号は、クロック信号に応じてサンプリングされて複数のデータ線に対して、データ信号として夫々印

加される。同時に、走査線駆動手段により、複数の走査線に走査信号が印加される。これらにより、複数の画素電極において、データ信号及び走査信号により走査線(行)反転駆動且つフィールド反転駆動方式の垂直走査が行われる。

【0021】他方、垂直帰線期間内の所定期間中には、このクロック信号がクロック供給制御手段により休止される。この結果、所定期間中は、クロック信号に応じたデータ線駆動手段のサンプリングが休止されるので、印加電圧として消費される電力消費を、クロック信号を休止しなかった従来の場合と比較して、全時間に対する所定期間の比率分だけ低減できる。そして特に所定期間は、奇数フィールド走査後と偶数フィールド走査後とでは一水平走査期間だけ長さが相異なるので、フィールド反転駆動を行いつつも奇数フィールド走査後の所定期間におけるデータ線上の電位と偶数フィールド走査後の所定期間におけるデータ線上の電位とは、少なくとも同一極性の電位とされる。即ち、前述した図16の例のようにデータ線上の電位の極性が相前後する所定期間で相異なることはないので、所定期間の周期の2倍の周期を持つフリッカの発生を低減できる。

【0022】請求項6に記載の電気光学装置の駆動回路は請求項5に記載の電気光学装置の駆動回路において、前記信号処理手段は、前記垂直帰線期間に所定電位のダミー信号を前記画像信号の代わりに前記画像信号線に供給することを特徴とする。

【0023】請求項7に記載の電気光学装置の駆動回路によれば、垂直帰線期間中には、所定電位のダミー信号が、画像信号の代わりに画像信号線に供給される。従って、フィールド反転駆動を行いつつも奇数フィールド走査後の所定期間におけるデータ線上の電位と偶数フィールド走査後の所定期間におけるデータ線上の電位とは共にダミー信号の所定電位とされる。従って、前述のフリッカの発生を低減できる。

【0024】請求項7に記載の電気光学装置の駆動回路は請求項6に記載の電気光学装置の駆動回路において、前記信号処理手段は、前記印加電圧の最大値に対応する電位を前記所定電位として前記ダミー信号を供給することを特徴とする。

【0025】請求項7に記載の電気光学装置の駆動回路によれば、奇数フィールド走査後の所定期間におけるデータ線上の電位と偶数フィールド走査後の所定期間におけるデータ線上の電位とは共に、印加電圧の最大値に対応する電位、例えば当該電気光学装置が液晶装置である場合のノーマリホワイトモードで黒表示に対応する電位等とされるので、前述のフリッカの発生を低減できる。

【0026】請求項8に記載の電子機器は上記課題を解決するために、請求項1から7のいずれか一項に記載の電気光学装置の駆動回路と前記電気光学装置とを備えたことを特徴とする。

【0027】請求項8に記載の電子機器によれば、上述した本願発明の電気光学装置の駆動回路と電気光学装置とを備えており、所定期間における電力消費を低減しつつフリッカを防止できるので、省エネルギー化及び表示画像の高品位化が図られた電子機器を実現できる。

【0028】請求項9に記載の電子機器は請求項8に記載の電子機器において、前記データ線駆動手段は、前記クロック信号が供給されると共に前記クロック信号に同期して前記複数のデータ線の夫々に対応する転送信号を順次発生するシフトレジスタ回路と、前記複数のデータ線に夫々接続されており前記画像信号及び前記転送信号が供給されると共に前記画像信号を前記データ線毎に前記転送信号に応じてサンプリングして前記データ信号として夫々印加する複数のサンプリングスイッチとを備えたことを特徴とする。

【0029】請求項9に記載の電子機器によれば、クロック信号が供給されると、シフトレジスタ回路により、クロック信号に同期して複数のデータ線の夫々に対応する転送信号が順次発生される。そして、複数のサンプリングスイッチにより画像信号が、この転送信号に応じてデータ線毎にサンプリングされ、データ信号としてデータ線に夫々印加される。従って、所定期間においてクロック信号が休止されると、シフトレジスタ回路からの転送信号の発生が休止され、サンプリングスイッチによる画像信号のサンプリングも休止される。この結果、所定期間における電力消費が低減される。

【0030】請求項10に記載の電気光学装置の駆動方法は上記課題を解決するために、マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極と、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に印加するデータ線駆動手段と、前記複数の走査線に走査信号を供給する走査線駆動回路とを備えた電気光学装置の駆動方法であって、一の垂直期間と該一の垂直期間の次の垂直期間との間において、所定電位の電圧信号を前記画像信号線を介して前記データ線に供給した後に、前記クロック信号を一時的に休止することを特徴とする。

【0031】請求項10に記載の電気光学装置の駆動方法によれば、一の垂直期間と該一の垂直期間の次の垂直期間との間において、まず、所定電位の電圧信号が、画像信号線を介してデータ線に供給される。その後、クロック信号が一時的に休止される。この結果、垂直帰線期間内における所定期間中は、クロック信号に応じたデータ線駆動手段のサンプリングが休止されるので、印加電圧として消費される電力消費を低減できる。そして特に所定期間は、垂直帰線期間内において電圧信号が印加された後に設定されているので、例えば、フィールド反転

駆動方式の場合でも奇数フィールド走査後であるか偶数フィールド走査後であるかを問わずに各所定期間におけるデータ線上の電位は基本的に所定電位とされる。即ち、この所定期間の周期の2倍の周期を持つフリッカの発生を低減できる。

【0032】請求項11に記載の電気光学装置の駆動方法は上記課題を解決するために、マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極と、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に印加するデータ線駆動手段と、前記複数の走査線に走査信号を供給する走査線駆動回路とを備えた電気光学装置の駆動方法であって、一の垂直期間と該一の垂直期間の次の垂直期間との間において、一水平走査期間以上経過した後に、前記クロック信号を一時的に休止することを特徴とする。

【0033】請求項11に記載の電気光学装置の駆動方法によれば、一の垂直期間と該一の垂直期間の次の垂直期間との間において、一水平走査期間以上経過した後に、クロック信号が一時的に休止される。この結果、垂直帰線期間内においてクロック信号に応じたデータ線駆動手段のサンプリングが休止される間には、印加電圧として消費される電力消費を低減できる。そして特に、垂直帰線期間中において、クロック信号が休止されるまでの間に、画像信号が少なくとも一水平走査分だけ即ち、全てのデータ線に対してサンプリングされ、全てのデータ線上の電位は所定電位とされ、その後のクロックの休止中には、全てのデータ線上の電位は基本的に所定電位に維持される。また、クロック信号の休止中は、全データ線が画像信号線と接続して、フリッカとならない周波数で画像信号を極性反転してもよい。

【0034】請求項12に記載の電気光学装置の駆動回路は上記課題を解決するために、マトリクス状に配置された複数のデータ線及び複数の走査線と、該複数のデータ線の各々及び該複数の走査線の各々に接続されたスイッチング手段と、該スイッチング手段に接続された画素電極とを備えた電気光学装置の駆動回路であって、画像信号線を介して供給される画像信号をクロック信号に応じてサンプリングして前記複数のデータ線に対しデータ信号として夫々印加するデータ線駆動手段と、前記データ信号及び走査信号により垂直走査を行うべく前記複数の走査線に該走査信号を印加する走査線駆動手段と、前記画像信号を前記垂直走査に対応する形式に処理し、且つ前記画素電極に夫々印加される印加電圧の極性が少なくとも前記走査線毎に反転するように処理した後に前記画像信号線に供給する信号処理手段と、前記クロック信号を前記データ線駆動手段へ供給し、且つ垂直帰線期間内の所定期間中は前記クロック信号を休止するクロック



供給制御手段とを備えており、前記データ線駆動手段は、前記クロック信号が供給されると共に前記クロック信号に同期して前記複数のデータ線の夫々に対応する転送信号を順次発生するシフトレジスタ回路と、前記複数のデータ線に夫々接続されており前記画像信号及び前記転送信号が供給されると共に前記画像信号を前記データ線毎に前記転送信号に応じてサンプリングして前記データ信号として夫々印加する複数のサンプリングスイッチと、前記所定期間において、前記複数のサンプリングスイッチを一斉にサンプリング状態とするサンプリングスイッチ制御手段とを備えたことを特徴とする。

【0035】請求項12に記載の電気光学装置の駆動回路によれば、画像信号が外部画像信号源から入力されると、先ず信号処理手段により、この画像信号は、垂直走査に対応する形式に処理され且つ印加電圧の極性が少なくとも走査線毎に反転するように処理される。そして、これらの処理を経た画像信号が、画像信号線に供給される。これと並行して、クロック供給制御手段により、クロック信号は、データ線駆動手段へ供給される。このようにクロック信号が供給されると、シフトレジスタ回路により、クロック信号に同期して複数のデータ線の夫々に対応する転送信号が順次発生される。そして、複数のサンプリングスイッチにより、画像信号がこの転送信号に応じてデータ線毎にサンプリングされ、データ信号としてデータ線に夫々印加される。同時に、走査線駆動手段により、複数の走査線に走査信号が印加される。これらにより、複数の画素電極において、データ信号及び走査信号により走査線（行）反転駆動方式の垂直走査が行われる。

【0036】他方、垂直帰線期間内の所定期間中には、このクロック信号がクロック供給制御手段により休止される。この結果、所定期間中は、クロック信号に応じたデータ線駆動手段のサンプリングが休止されるので、印加電圧として消費される電力消費を、クロック信号を休止しなかった従来の場合と比較して、全時間に対する所定期間の比率分だけ低減できる。そして特に所定期間には、複数のサンプリングスイッチが一斉にサンプリング状態とされて、画像信号が一斉に複数のデータ線に印加されるので、所定期間におけるデータ線上の電位は、一水平走査期間に等しい期間毎に極性が反転する電位とされる。即ち、前述した図16の例のようにデータ線上の電位が相前後する所定期間で相異なった値に固定されることはないので、所定期間の周期の2倍の周期を持つフリッカの発生を低減できる。

【0037】請求項13に記載の電気光学装置の駆動回路は請求項12に記載の電気光学装置の駆動回路において、前記信号処理手段は前記所定期間に、一水平走査期間で極性が反転すると共に所定電位のダミー信号を前記画像信号の代わりに前記データ線駆動手段へ供給することを特徴とする。

【0038】請求項13に記載の電気光学装置の駆動回路によれば、所定期間中には、一水平走査期間で極性が反転すると共に所定電位のダミー信号が、画像信号の代わりに画像信号線に供給される。従って、各所定期間におけるデータ線上の電位は一水平走査期間に等しい期間毎に極性が反転する電位とされ、前述のフリッカの発生を低減できる。

【0039】請求項14に記載の電気光学装置の駆動回路は請求項13に記載の電気光学装置の駆動回路において、前記信号処理手段は、前記印加電圧の最大値に対応する電位を前記所定電位として前記ダミー信号を供給することを特徴とする。

【0040】請求項14に記載の電気光学装置の駆動回路によれば、各所定期間におけるデータ線上の電位は、印加電圧の最大値に対応する電位、例えば当該電気光学装置が液晶装置である場合のノーマリーホワイトモードで黒表示に対応する電位等とされるので、前述のフリッカの発生を低減できる。

【0041】請求項15に記載の電子機器は上記課題を解決するために、請求項12から14のいずれか一項に記載の電気光学装置の駆動回路と前記電気光学装置とを備えたことを特徴とする。

【0042】請求項15に記載の電子機器によれば、上述した本願発明の電気光学装置の駆動回路と電気光学装置とを備えているので、所定期間における電力消費を低減しつつフリッカを防止できるので、省エネルギー化及び表示画像の高品位化が図られた電子機器を実現できる。

【0043】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされよう。

【0044】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。

【0045】（第1の実施の形態）先ず、第1の実施の形態について図1から図6を参照して説明する。図1は、駆動回路を備えた液晶パネルからなる電気光学装置の一例として液晶装置及び該駆動回路に画像信号、クロック信号等を供給する信号供給装置の全体ブロック図であり、図2は、この液晶装置のTFTアレイ基板上に設けられた各種配線、周辺回路等の構成を示すブロック図である。図3（a）は、図1の駆動回路が有するサンプリング回路の回路図であり、図3（b）は、そのタイミングチャートである。図4（a）は、図1の信号供給装置に含まれるタイミング発生回路の要部ブロック図であり、図4（b）は、そのタイミングチャートである。図5及び図6は夫々、図1の信号供給装置及び駆動回路における各種信号のタイミングチャートである。本実施の形態は、本発明をTFT駆動によるアクティブマトリクス駆動方式の液晶装置に適用したものである。

【0046】図1において、液晶装置200は、一対の基板間に液晶が封入されてなる液晶表示部1a、データ

線駆動回路101、及び走査線駆動回路104を備えて構成されている。データ線駆動回路101は、画像信号線400から供給される画像信号Viをデータ信号印加の基準クロック信号であるクロック信号CLXに応じてサンプリングして複数のデータ線35に対しデータ信号として夫々印加する。そして、走査線駆動回路104は、マトリクス状に配置された複数の画素部からなる液晶表示部1aにおいて、データ信号及び走査信号により走査線31に垂直な方向(Y方向)に垂直走査を行うべく、走査信号印加の基準クロックであるクロック信号CLYに基づいて、複数の走査線31に対し走査信号を順次印加するように構成されている。

【0047】液晶装置200は更に、サンプリング回路301を備えて構成されている。サンプリング回路301は、複数のデータ線35に夫々接続された複数のサンプリングスイッチ302を備える。各サンプリングスイッチ302には、画像信号Viが供給され、データ線駆動回路101に含まれる後述のシフトレジスタ回路(図3参照)からの転送信号により各サンプリングスイッチ302は閉じられる。即ち、画像信号Viをデータ線35毎に転送信号に応じてサンプリングして、複数のデータ線35にデータ信号として夫々印加するように構成されている。

【0048】他方、信号供給装置300は、信号処理回路310、タイミング発生回路320、定電位源330及び切り換えスイッチ340を備えて構成されている。

【0049】信号処理回路310は、画像信号Viを垂直走査に対応する形式に処理し、Hつ液晶表示部1aを構成する複数の画素部における液晶部分に夫々印加される液晶印加電圧の極性が少なくとも走査線31毎に(即ち、行毎に)反転するように処理した後に、切り換えスイッチ340及び画像信号線400に供給するように構成されている。

【0050】定電位源330は、切り換えスイッチ340により画像信号線400に接続されることにより、垂直走査の垂直帰線期間に所定電位の電圧信号VOLを画像信号Viの代わりに、画像信号線400に供給するように構成されている。

【0051】そして、クロック供給制御手段の一例を構成するタイミング発生回路320は、クロック信号CLXをデータ線駆動回路101へ供給し、且つ電圧信号VOLがデータ線に印加された後の垂直帰線期間内の所定長さの休止期間中はクロック信号CLXを休止するように構成されている。

【0052】次に、図2を参照して、液晶装置200の構成について更に説明する。尚、図2には、図1に示した液晶装置200の具体例として、画像信号Viが6相展開された画像信号VID1~VID6からなり、更にデータ線駆動回路101、走査線駆動回路104及びサンプリング回路301が全て同一基板上に形成された装

置例を示すが、駆動回路の形成箇所はこれに限られるものではない。例えば、駆動回路を外付けIC(集積回路)から構成して液晶表示部1aを含む液晶パネルに接続してもよい。

【0053】図2において、液晶装置200は、例えば石英基板、ハードガラス或いはシリコン基板等からなるTFTアレイ基板1を備えている。TFTアレイ基板1上には、マトリクス状に設けられた複数の画素電極11と、X方向に複数配列されており夫々がY方向に沿って伸びるデータ線35(ソース電極線)と、Y方向に複数配列されており夫々がX方向に沿って伸びる走査線31(ゲート電極線)と、各データ線35と画素電極11との間に夫々介在すると共に該間における導通状態及び非導通状態を、走査線31を介して夫々供給される走査信号に応じて夫々制御する複数のTFT30とが形成されている。またTFTアレイ基板1上には、画素電極11に印加した電圧を長く維持する蓄積容量のための配線である容量線31'(蓄電容量電極)が、走査線31と平行に形成されている。

【0054】TFTアレイ基板1上には更に、サンプリング回路301と、データ線駆動回路101と、走査線駆動回路104とが形成されている。

【0055】走査線駆動回路104は、シフトレジスタ回路を有しており、信号供給装置300から供給されるクロック信号CLY、シフトレジスタスタート信号DY、電源等に基づいて、このシフトレジスタ回路から出力される転送信号から所定波形及び所定タイミングの走査信号を生成し、走査線31(ゲート電極線)にパルス的に線順次で印加するように構成されている。

【0056】データ線駆動回路101は、後述のシフトレジスタ回路(図3参照)を有しており、信号供給装置300から供給されるクロック信号CLX、シフトレジスタスタート信号DX、電源等に基づいて、このシフトレジスタ回路から出力される転送信号から所定波形及び所定タイミングのサンプリング回路駆動信号を生成し、走査線駆動回路104が走査信号を印加するタイミングに合わせて、6本の画像入力信号線VID1~VID6夫々について、データ線35毎にサンプリング回路301にサンプリング回路駆動信号線306を介して供給する。

【0057】サンプリング回路301は、例えばTFTから構成されるサンプリングスイッチ302を各データ線35毎に備えており、画像入力信号線VID1~VID6がサンプリングスイッチ302のソース電極に接続されており、サンプリング回路駆動信号線306がサンプリングスイッチ302のゲート電極に接続されている。そして、画像入力信号線VID1~VID6を介して、6つのパラレルな画像信号Viが入力されると、これらの画像信号Viをサンプリングする。また、サンプリング回路駆動信号線306を介して、データ線駆動回

路101からサンプリング回路駆動信号が入力されると、6本の画像入力信号線VID1～VID6夫々についてサンプリングされた画像信号Viを、各データ線群を構成する6本の隣接するデータ線35に同時に印加し、更にこのような画像信号Viの印加をデータ線群毎に順次行う。即ち、データ線駆動回路101とサンプリング回路301とは、6相展開されて画像入力信号線VID1～VID6から入力された6つのパラレルな画像信号Viを、データ線35に供給するように構成されている。このようなサンプリング回路301は、高周波数の画像信号Viを各データ線35に所定のタイミングで安定的に走査信号と同期して供給するために、画像信号をサンプリングする回路である。サンプリング回路301のサンプリング能力に応じて、当該サンプリング回路301に入力する画像信号Viの相展開の数が定まる。即ち、データ線35の数を固定して考えた場合には、このサンプリング能力が高い程、画像信号Viの相展開の数を減らすことが出来る。この結果、高解像度の表示を行うために画像信号処理IC等の画像信号の信号源にかかる負担が、サンプリング回路301により軽減される。

【0058】以上図2を参照しての説明では、サンプリング回路301は、一つのデータ線群に属する6本のデータ線35に対して、6相展開された画像信号Viをサンプリングした後に同時に印加し、更にこのような画像信号Viの印加をデータ線群毎に順次行うように構成したが、この相展開の数及び同時に印加するデータ線の数（即ち、データ線群を構成するデータ線の数）は、6に限られない。例えば、当該サンプリング回路301におけるサンプリング能力が高ければ、1本のデータ線35に対して順次に、相展開されていない画像信号Viを供給するように構成してもよいし、若しくは、3本、12本、24本等のデータ線に対して3相展開、12相展開、24相展開等された画像信号Viを供給するように構成してもよい。尚、この数としては、カラー画像信号が3つの色に係る信号からなることとの関係から、3の倍数であることが制御や回路を簡易化する上で好ましい。

【0059】尚、図2に例示したような画像信号Viを画像信号VID1～VID6に相展開する処理は、図1に示した信号処理回路310で行ってもよいし、信号供給装置300内における切り換えスイッチ340の後段に別途相展開回路を設けて行うようにしてもよい。

【0060】次に、図3を参照して、データ線駆動回路101が有するシフトレジスタ回路の具体的な回路構成及び動作について説明する。尚、図3(a)は、イネーブル回路と共にシフトレジスタ回路を示す回路図であり、図3(b)は、データ線駆動回路101における各種信号のタイミングチャートである。

【0061】先ず、図3(a)において、シフトレジス

タ回路101aの各段の出力に対応してイネーブル回路112が夫々設けられている。シフトレジスタ回路101aの各段は、右方向（左から右へ向かう方向）に対応する転送方向で各段から転送信号が順次出力されるように、所定周期の基準クロック信号CLX及びその反転信号CLX'の2値レベルが変化する毎に転送信号に帰還をかけて次段に転送する2つのクロックドインバートを夫々含んで構成されている。また、イネーブル回路112は、シフトレジスタ回路101aの奇数段目から出力される転送信号のパルス幅を第1イネーブル信号ENB1のパルス幅に制限すると共に偶数段目から出力される転送信号のパルス幅を第2イネーブル信号ENB2のパルス幅に制限するように、転送信号とイネーブル信号ENB1又はENB2との排他的論理積をとるNAND回路と、その結果を反転させるインバート回路とから構成されている。シフトレジスタ回路101aには、転送信号の転送をスタートさせるための信号DXが図中左側から入力される。

【0062】図3(b)のタイミングチャートに示すタイミングで、この信号DX、クロック信号CLX及びその反転信号CLX'と、第1及び第2イネーブル信号ENB1及びENB2とが入力されると、上述のように構成されたシフトレジスタ回路101aからは、クロック信号CLXの半周期だけ順次遅れる転送信号が順次出力される。すると、イネーブル回路112により、この転送信号のパルス幅が信号ENB1及びENB2のパルス幅に制限されて、クロック信号CLXのパルス幅よりも幅の狭いパルスから夫々なるサンプルホールド回路駆動信号Q1、Q2、Q3、…、Qn（但し、nは奇数）が、サンプリング回路301に順次供給される。

【0063】次に、図4を参照して図1に示したタイミング回路320について更に説明する。

【0064】図4(a)において、タイミング発生回路320は、二つのカウンタ321及び322、並びにトランスミッションゲート324を含んで構成されている。

【0065】カウンタ321には、図1に示した信号処理回路310から供給される画像信号Voの垂直同期信号Vsyncが入力され、更に、タイミング発生回路320内で基準発振信号OS1から分周して生成したクロック信号CLYが入力される。そして、Vsyncを基準として、クロック信号CLYの2倍の周波数を持つ垂直カウンタ基準信号OFHをカウントすることにより、図4(b)に示したような、表示期間と垂直帰線期間とでレベルが変化する（垂直帰線期間中にハイレベルとなる）2値信号であるブランキング信号BLK1を生成して、図1に示した切り換えスイッチ340の制御端子へ出力する。

【0066】他方、カウンタ322には、図1に示したように信号処理回路310から垂直同期信号Vsyncが入

力され、更に、基準発振信号OS1から分周して生成したクロック信号CLYが入力される。そして、Vsyncを基準として、垂直カウンタ基準信号OFHをカウントすることにより、図4(b)に示したような、垂直帰線期間の開始時点から少なくともクロック信号CLYの1周期分(期間 $\Delta T$ )だけ信号BLK1よりも後に、ハイレベルとなる2値信号であるブランキング信号BLK2を生成して、トランスミッションゲート324の制御端子に出力する。

【0067】トランスミッションゲート324には、基準発振信号OS1から分周して生成したクロック信号CLXが入力され、信号BLK2がローレベルとされている期間には図1に示したデータ線駆動回路101にクロック信号CLXがそのまま供給される。他方、信号BLK2がハイレベルとされている期間(休止期間)には、クロック信号CLXは休止(停止)され、図1に示したデータ線駆動回路101に対しクロック信号CLXは供給されない。

【0068】次に、以上のように構成された液晶表示装置200及び信号供給装置300の動作について、図1のブロック図並びに図5及び図6のタイミングチャートを参照して説明する。

【0069】まず、信号供給装置300に、画像信号Voがプレーヤ、デコーダ、チューナ等の外部画像信号源から入力されると、信号処理回路310により、この画像信号Voは、垂直走査に対応する形式に処理され且つ液晶印加電圧の極性が少なくとも走査線31毎(行毎)に反転するように処理される。そして、これらの処理を経た画像信号Viが、切り換えスイッチ340及び画像信号線400に供給される。この画像信号Viは、例えば図5の最上段に示したように、525本の走査線から一フレームが構成される画像信号Viであり、奇数フィールド(走査線No. 1~263)においては、走査線No. 1~10が液晶表示部1aに表示されない成分であり、走査線No. 11~242が液晶表示部1aに表示される成分である。これと並行して、タイミング発生回路320により、クロック信号CLXは、データ線駆動回路101へ供給される。このように画像信号Vi及びクロック信号CLXが供給されると、データ線駆動回路101により、画像信号Viは、クロック信号CLXに応じてサンプリングされて、複数のデータ線35に対してデータ信号として夫々印加される。同時に、走査線駆動回路104により、複数の走査線31に走査信号が順次印加される。これらにより、液晶表示部1aの複数の画素部において、データ信号及び走査信号により走査線(行)反転駆動方式の垂直走査が行われる。

【0070】他方、垂直帰線期間には、先ずタイミング発生回路320から出力される信号BLK1により切り換えスイッチ340が切り替えられて、定電位源330により、所定電位の電圧信号VOLが、画像信号Viの

代わりに画像信号線400に供給される。そして特に、データ線駆動回路101により例えば垂直帰線期間の開始直後である走査線No. 243の期間(期間 $\Delta T$ )に、画像信号線400及びサンプリングスイッチ302を介して、電圧信号VOLがデータ線35に印加される。その後、タイミング発生回路320内で生成される信号BLK2に応じて規定される休止期間(画像信号Viの走査線No. 244~268に対応する期間)中には、このクロック信号CLXがタイミング発生回路320により休止される。

【0071】また図5には示されていないが、偶数フィールド(走査線No. 264~525)についても同様に、走査線No. 264~268が液晶表示部1aに表示されない画像信号Viの成分であり、走査線No. 269~500が液晶表示部1aに表示される画像信号Viの成分である。そして、走査線No. 501の期間(期間 $\Delta T$ )に、画像信号線400及びデータ線駆動回路101を介して電圧信号VOLがデータ線35に印加され、その後、休止期間(画像信号Viの走査線No. 502~次のフレームのNo. 10に対応する期間)中には、このクロック信号CLXがタイミング発生回路320により休止される。

【0072】以上の結果、垂直帰線期間内における休止期間中は、クロック信号CLXに応じたデータ線駆動回路101のサンプリングが休止される。よって、液晶印加電圧として消費される電力消費を、クロック信号CLXを休止しなかった従来の場合と比較して、全時間に対する休止期間の比率分だけ低減できる。

【0073】そして図6に示したように、休止期間は、垂直帰線期間内において電圧信号VOLが印加された後に設定されているので、例えば、走査線(行)反転駆動且つフィールド反転駆動方式の場合でも、奇数フィールド走査後であるか偶数フィールド走査後であるかを問わずに各休止期間におけるデータ線35上の電位は、基本的に所定電位(即ち、電圧信号VOLの電位)とされる。即ち、前述した図16の場合のようにデータ線上の電位が相前後する休止期間で相異なることはないので、この休止期間の周期の2倍の周期を持つフリッカの発生を低減できる。

【0074】本実施の形態では、定電位源330と切り換えスイッチ340から電圧供給手段の一例が構成されている。しかしながら、信号処理回路310から、このような電源供給手段の一例を構成してもよい。即ち、信号処理回路310を、表示期間中は画像信号Viを画像信号線へ供給すると共に、垂直帰線期間中に所定電位のダミー信号を画像信号Viの代わりに画像信号線へ供給するように構成してもよい。

【0075】本実施の形態では特に、定電位源330の所定電位は、液晶表示部1aにおける液晶印加電圧の最小値に対応する電位に設定されている。従って、図5の

下2段に示したように、クロック信号CLXの休止期間中には、データ線35上の電位は、この液晶印加電圧の最小値、即ちノーマリーホワイトモードで白に対応する電位とされる。この結果、図16に示したようなフリッカは発生しない。

【0076】更に、本実施の形態では特に図5に示したように、走査線No. 242の期間(期間 $\Delta T$ )に、タイミング発生回路320からの信号BLK1に基づく切り換えスイッチ340の切換動作により、垂直帰線期間の開始時点からCLY1周期以上、即ち一水平走査期間以上経過後にクロック信号CLXが休止される。従って、垂直帰線期間中のクロック信号CLXが休止されるまでの間に、画像信号Viの代わりに供給された電圧信号VOLが、少なくとも一水平走査分だけ、即ち全てのデータ線35に対してサンプリングされ、この間に全てのデータ線35上の電位は所定電位VOLとされる。そして、データ線駆動回路101のサンプリングスイッチ302が開状態とされた、その後の休止期間においても、全てのデータ線35上の電位は基本的に所定電位VOLに維持される。

【0077】以上説明したように本実施の形態によれば、垂直帰線期間にクロック信号CLXを休止しない従来例と比較して、電力消費が7%程度(即ち、全時間に対して垂直帰線期間が占める比率)も少なくて済む。しかも、図16に示した単純に垂直帰線期間にクロック信号を休止した比較例のようにフリッカが発生することもない。以上の結果、本実施の形態によれば、表示画像の高品位化と省エネルギー化の両方を同時に図ることが出来る。

【0078】(第2の実施の形態)次に、第2の実施の形態について図7から図9を参照して説明する。ここに図7は、駆動回路を備えた液晶パネルからなる電気光学装置の他の例としての液晶装置及び該駆動回路に画像信号、クロック信号等を供給する信号供給装置の全体ブロック図であり、図8(a)は、比較例におけるクロック信号CLXの休止のタイミングを示すタイミングチャートであり、図8(b)は、本実施の形態におけるクロック信号CLXの休止のタイミングを示すタイミングチャートである。また、図9は、本実施の形態においてクロック休止期間におけるデータ線の電位の設定方式の各種の具体例を示したタイミングチャートである。本実施の形態は、第1の実施の形態の場合と同様に、本発明をTFT駆動によるアクティブマトリクス駆動方式の液晶装置に適用したものである。尚、図7において、図1と同じ構成要素には、同一の参照符号を付し、その説明は省略する。

【0079】図1において、液晶装置200は、液晶表示部1a、データ線駆動回路101、走査線駆動回路104及びサンプリング回路301を備えて構成されている。

【0080】他方、信号供給装置300'は、信号処理回路310'及びタイミング発生回路320'を備えて構成されている。

【0081】本実施の形態では特に、信号処理回路310'は、画像信号Viを奇数及び偶数フィールド走査に対応する形式に処理し、且つ液晶表示部1aを構成する複数の画素部における液晶部分に夫々印加される液晶印加電圧の極性が少なくとも走査線31毎に且つフィールド毎に反転するように処理した後に、画像信号線400に供給するように構成されている。

【0082】また、タイミング発生回路320'は、クロック信号CLXをデータ線駆動回路101へ供給し、且つ垂直走査の垂直帰線期間における、奇数フィールド走査後と偶数フィールド走査後とで一水平走査期間だけ長さが異なる休止期間中はクロック信号CLXを休止するように構成されている。

【0083】以上のように構成された第2の実施の形態の動作について、図8及び図9のタイミングチャートを参照して説明する。

【0084】先ず、画像信号Viが外部画像信号源から入力されると、信号処理回路310'により、この画像信号Viは、垂直走査に対応する形式に処理され且つ液晶印加電圧の極性が少なくとも走査線31毎に且つフィールド毎に反転するように処理される。そして、これらの処理を経た画像信号Viが、画像信号線400に供給される。これと並行して、タイミング発生回路320'により、クロック信号CLXは、データ線駆動回路101へ供給される。このように画像信号Vi及びクロック信号CLXが供給されると、データ線駆動回路101により、画像信号Viは、クロック信号CLXに応じてサンプリングされて、複数のデータ線35に対して、データ信号として夫々印加される。同時に、走査線駆動回路104により、複数の走査線31に走査信号が順次印加される。これらにより、液晶表示部1aにおける複数の画素部において、データ信号及び走査信号により走査線(行)反転駆動且つフィールド反転駆動方式の垂直走査が行われる。

【0085】他方、垂直帰線期間内の休止期間中には、このクロック信号CLXがタイミング発生回路320'により休止される。この結果、休止期間中は、クロック信号CLXに応じたデータ線駆動回路101のサンプリングが休止されるので、液晶印加電圧として消費される電力消費を、クロック信号CLXを休止しなかった従来の場合と比較して、全時間に対する休止期間の比率分だけ低減できる。そして特に休止期間は、奇数フィールド走査後(休止期間=走査線No. 244~268)と偶数フィールド走査後(休止期間=走査線No. 503~次のフレームの走査線No. 10)とでは一水平走査期間だけ長さが異なるので、フィールド反転駆動を行いつつも奇数フィールド走査後の休止期間におけるデータ

線35上の電位と偶数フィールド走査後の休止期間におけるデータ線35上の電位とは、少なくとも同一極性の電位とされる。

【0086】より具体的には、図8(a)の比較例に示したように、仮に休止期間が、奇数フィールド走査後と偶数フィールド走査後とでは長さが同じである場合には、即ち、奇数フィールド走査で走査線No. 11~242の表示期間の後にNo. 243の電位にデータ線35を固定し、偶数フィールド走査で走査線No. 269~500の表示期間の後にNo. 501の電位にデータ線35を固定した場合には、フィールド反転駆動を行うと、奇数フィールド走査後の休止期間(走査線No. 244~268)におけるデータ線35上の電位(図8(a)では、一極性)と偶数フィールド走査後の休止期間(走査線No. 502~次のフレームの走査線No. 10)におけるデータ線35上の電位(図8(a)では、+極性)とは、極性が相異なってしまう。従って、前述した図16の例のように休止期間の周期の2倍の周期を持つフリッカが発生してしまう。

【0087】しかしながら、本実施の形態では、図8(b)に示したように、休止期間は、奇数フィールド走査後と偶数フィールド走査後とでは一水平走査期間だけ長さが相異なるので、即ち、奇数フィールド走査後の休止期間は走査線No. 244~268に対応する期間であるのに対し、偶数フィールド走査後の休止期間は走査線No. 503~次のフレームの走査線No. 10に対応する期間であるので、これら奇数及び偶数フィールド走査後の休止期間におけるデータ線35上の電位は、同一極性の電位(図8(b)では、共に一極性)とされるのである。従って、図9の画像信号線上の電位曲線501から504に例示したように、図8(a)や前述した図16の例のように休止期間の周期の2倍の周期を持つフリッカの発生を低減できる。

【0088】図9において、電位曲線501は、奇数フィールドの走査線No. 243に対応する期間及び偶数フィールドの走査線No. 502に対応する期間において、信号処理回路310から液晶印加電圧の最大値(ノーマリーホワイトモードで黒レベル)に対応する一極性のダミー画像信号を供給した場合を示している。この場合には、垂直帰線期間では、基本的に(即ち、データ線、画素部のTFT、サンプリングスイッチ等から電流リークによる微少な電圧降下分を除いて考えれば)、データ線35の電位は、このダミー画像信号の電位に維持される。

【0089】また、電位曲線502は、奇数フィールドの走査線No. 242に対応する期間及び偶数フィールドの走査線No. 501に対応する期間において、信号処理回路310から液晶印加電圧の最大値(ノーマリーホワイトモードで黒レベル)に対応する+極性のダミー画像信号を供給した場合を示している。この場合には、

垂直帰線期間では基本的に、データ線35の電位は、このダミー画像信号の電位に維持される。

【0090】従って、これらの電位曲線501や502のように、画像信号及びダミー画像信号並びにクロック信号CLXを信号処理回路310'及びタイミング発生回路320'から液晶装置200に供給するように構成すれば、図8(a)や前述した図16の例のように休止期間の周期の2倍の周期を持つフリッカの発生をほぼ完全に防止できる。

10 【0091】更に図9において、電位曲線503及び504は、電位曲線501及び502で示された場合において、奇数及び偶数フィールド走査夫々の表示期間の直後にダミー画像信号を供給することなく、夫々の表示期間の最後における画像信号の電位に、データ線35の電位を固定する場合を夫々示している。

20 【0092】これらの電位曲線503や504のように、画像信号及びクロック信号CLXを信号処理回路310'及びタイミング発生回路320'から液晶装置200に供給するように構成すれば、少なくとも各休止期間におけるデータ線35上の電位極性は同じとされるので、図8(a)や前述した図16の例のようにデータ線35上の電位が相前後する休止期間で極性が異なる電位に振れることに起因する、休止期間の周期の2倍の周期を持つフリッカの発生を低減できる。

30 【0093】(第3の実施の形態)次に、第3の実施の形態について図10を参照して説明する。ここに図10(a)は、第3の実施の形態におけるデータ線駆動回路のブロック図であり、図10(b)は、そのタイミングチャートである。本実施の形態は、第1及び第2の実施の形態の場合と同様に、本発明をTFT駆動によるアクティブマトリクス駆動方式の液晶装置に適用したものである。尚、本実施の形態は、図7に示した第2の実施の形態における信号供給装置300'を備えており、第2の実施の形態のデータ線駆動回路101に対して若干の変更を加えて(液晶表示部1a、走査線駆動回路104、サンプリング回路301等については同様に)構成したものである。従って、ここでは、本第3の実施の形態の特徴部であるデータ線駆動回路について説明し、その他の装置、回路等についての説明は省略する。

40 【0094】図10(a)において、データ線駆動回路101'は、第1及び第2の実施の形態の場合と同様のシフトレジスタ回路101a及び複数のサンプリングスイッチ302を備えたサンプリング回路301に加えて、複数のサンプリングスイッチ302に対して夫々設けられており、信号供給装置300'(図7参照)から供給されるブランキング信号BLKに従ってクロック信号CLXの休止期間に、複数のサンプリングスイッチ302を一斉に閉じる(サンプリング状態とする)サンプリングスイッチ制御手段の一例を構成する複数の論理和回路50420を備えて構成されている。



【0095】次に、このように構成された第3の実施の形態の動作を説明する。

【0096】先ず信号処理回路310'（図7参照）により、垂直走査に対応する形式に処理されH<sub>1</sub>液晶印加電圧の極性が少なくとも走査線31毎に反転するように処理された画像信号V<sub>i</sub>が、画像信号線400を介してサンプリング回路301に供給される。これと並行して、タイミング発生回路320'により、クロック信号CLXは、シフトレジスタ回路101aへ供給される。このようにクロック信号CLXが供給されると、シフトレジスタ回路101aにより、クロック信号CLXに同期して、複数のデータ線35の夫々に対応する転送信号が順次発生される。そして、複数のサンプリングスイッチ302により、画像信号V<sub>i</sub>がこの転送信号に応じてデータ線35毎にサンプリングされ、データ信号としてデータ線35に夫々印加される。同時に、図示しない走査線駆動回路101（図7参照）により、複数の走査線31に走査信号が順次印加される。これらにより、液晶表示部1aにおける複数の画素部において、データ信号及び走査信号により走査線（行）反転駆動方式の垂直走査が行われる。

【0097】他方、垂直帰線期間内の休止期間中には、このクロック信号CLXがタイミング発生回路320'により休止される。この結果、休止期間中は、クロック信号CLXに応じたシフトレジスタ回路101a及びサンプリング回路301による高周波の液晶電圧印加動作が休止される。このため、液晶印加電圧として消費される電力消費を、クロック信号を休止しなかった従来の場合と比較して、全時間に対する休止期間の比率分だけ低減できる。

【0098】そして特に休止期間には、サンプリングスイッチ駆動信号線410を介してタイミング発生回路320'から供給されるブランキング信号BLKが各論理回路420を介してサンプリングスイッチ302に供給されることにより、該サンプリングスイッチ302が一斉に閉じられて、画像信号V<sub>i</sub>が一斉に複数のデータ線35に印加されるので、図10（b）に示したように休止期間T<sub>1</sub>及びT<sub>2</sub>中におけるデータ線35上の電位は、一水平走査期間に等しい期間毎に極性が反転する電位とされる。即ち、前述した図16の例のようにデータ線35上の電位が相前後する休止期間で相異なった値に固定されることはないので、休止期間の周期の2倍の周期を持つフリッカの発生を低減できる。

【0099】特に本実施の形態では、信号処理回路310'は休止期間中に、一水平走査期間で極性が反転すると共に所定電位のダミー画像信号を画像信号V<sub>i</sub>の代わりに画像信号線へ供給するように構成されている。このため、休止期間中には、一水平走査期間で極性が反転すると共に所定電位のダミー画像信号が、画像信号V<sub>i</sub>の代わりに画像信号線へ供給されるので、各休止期間にお

けるデータ線35上の電位は一水平走査期間に等しい期間毎に極性が反転する電位とされ、前述のフリッカの発生を低減できる。この場合のダミー画像信号としては、液晶印加電圧の最大値（即ち、ノーマリーホワイトモードで黒表示）に対応する電位とされるので、前述のフリッカの発生を有効に低減できる。

【0100】以上説明したように、第3の実施の形態の形態によれば、フリッカの低減及び電力消費の低減を図ることができる。

10 【0101】尚、以上の各実施の形態では、画素電極11及びTFT30から、画素部の一例が構成されている。しかしながら、画素部は、この一例に限られるものではない。例えば、データ線35及び走査線31のうちの一方を対向電極として対向基板に設けて、TFTアレイ基板1に形成されたデータ線35及び走査線31のうちの他方と画素電極11との間に、双方向ダイオード特性を夫々有するTFD駆動素子等の2端子型非線形素子を夫々介在させることにより、当該対向電極、画素電極11及び2端子型非線形素子から画素部の他の例を構成してもよい。その他、各種のスイッチング素子、更には各種の液晶材料（液晶相）、動作モード、液晶配列、駆動方法等に本実施の形態を適用することが可能である。

20 【0102】（電子機器）次に、以上詳細に説明した液晶装置200を備えた電子機器の実施の形態について図11から図15を参照して説明する。

【0103】先ず図11に、このように液晶装置200を備えた電子機器の概略構成を示す。

30 【0104】図11において、電子機器は、表示情報出力源1000、前述の信号供給装置300又は300'に対応する表示情報処理回路1002、前述の走査線駆動回路104及びデータ線駆動回路101を含む駆動回路1004、前述の液晶表示部1aの一例を構成する液晶パネル10、クロック発生回路1008並びに電源回路1010を備えて構成されている。表示情報出力源1000は、ROM（Read Only Memory）、RAM（Random Access Memory）、光ディスク装置などのメモリ、同調回路等を含み、クロック発生回路1008からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路1002に出力する。表示情報処理回路1002は、増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路を含んで構成されており、クロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号CLKと共に駆動回路1004に出力する。駆動回路1004は、前述の駆動方法により液晶パネル10を駆動する。電源回路1010は、上述の各回路に所定電源を供給する。尚、液晶パネル10を構成するTFTアレイ基板の上に、駆動回路1004を搭載してもよく、これに加えて表示情報処理回路1002を搭載してもよい。

【0105】次に図12から図15に、このように構成された電子機器の具体例を夫々示す。

【0106】図12において、電子機器の一例たる液晶プロジェクタ1100は、上述した駆動回路1004がTFTアレイ基板上に搭載された液晶パネル10を含む液晶表示モジュールを3個用意し、夫々RGB用のライトバルブ100R、100G及び100Bとして用いた投写型プロジェクタとして構成されている。液晶プロジェクタ1100では、白色光源のランプユニット1102から投写光が発せられると、ライトガイド1104の内部で、複数のミラー1106を介して、2枚のダイクロイックミラー1108によって、RGBの3原色に対応する光成分R、G、Bに分けられ、各色に対応するライトバルブ100R、100G及び100Bに夫々導かれる。そして、ライトバルブ100R、100G及び100Bにより夫々変調された3原色に対応する光成分は、ダイクロイックプリズム1112により再度合成された後、投写レンズ1114を介してスクリーンなどにカラー画像として投写される。

【0107】図13において、電子機器の他の例たるラップトップ型のパーソナルコンピュータ1200は、上述した液晶パネル10がトップカバーケース内に備えられており、更にCPU、メモリ、モデム等を収容すると共にキーボード1202が組み込まれた本体1204を備えている。

【0108】図14において、電子機器の他の例たるページャ1300は、金属フレーム1302内に前述の駆動回路1004がTFTアレイ基板上に搭載されて液晶表示モジュールをなす液晶パネル10が、バックライト1306aを含むライトガイド1306、回路基板1308、第1及び第2のシールド板1310及び1312、二つの弾性導電体1314及び1316、並びにフィルムキャリアテープ1318と共に収容されている。この例の場合、前述の表示情報処理回路1002(図11参照)は、回路基板1308に搭載してもよく、液晶パネル10のTFTアレイ基板上に搭載してもよい。更に、前述の駆動回路1004を回路基板1308上に搭載することも可能である。

【0109】尚、図14に示す例はページャであるので、回路基板1308等が設けられている。しかしながら、駆動回路1004や更に表示情報処理回路1002を搭載して液晶表示モジュールをなす液晶パネル10の場合には、金属フレーム1302内に液晶パネル10を固定したものを液晶装置として、或いはこれに加えてライトガイド1306を組み込んだバックライト式の液晶装置として、生産、販売、使用等することも可能である。

【0110】また図15に示すように、駆動回路1004や表示情報処理回路1002を搭載しない液晶パネル10の場合には、駆動回路1004や表示情報処理回路

1002を含むIC1324がポリイミドテープ1322上に実装されたTCP(Tape Carrier Package)1320に、TFTアレイ基板1の周辺部に設けられた異方性導電フィルムを介して物理的且つ電氣的に接続して、液晶装置として、生産、販売、使用等することも可能である。

【0111】以上図12から図15を参照して説明した電子機器の他にも、液晶テレビ、ビューファインダ型又はモニター直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、ワークステーション、携帯電話、テレビ電話、POS端末、タッチパネルを備えた装置等などが図11に示した電子機器の例として挙げられる。

#### 【0112】

【発明の効果】以上詳細に説明したように本発明の電気光学装置の駆動回路によれば、垂直帰線期間中にクロック信号を休止することにより電力消費を低減でき、しかも、フィールド或いはフレーム反転駆動方式、走査線(行)反転駆動方式、ドット反転方式など各種の反転駆動方式を採用した場合でも、各休止期間におけるデータ線上の電位を所定電位にできるので、或いは少なくとも各休止期間におけるデータ線上の電位の極性を正又は負に統一できるので、休止期間の周期の2倍の周期を持つフリッカの発生を低減できる。これらの結果、装置の省エネルギー化と画像表示の高品位化とを同時に図ることが可能となる。

【0113】更に、本発明の電子機器によれば、高品位の画像表示が可能でありしかも省エネルギー化が図られた、液晶プロジェクタ、パーソナルコンピュータ、ページャ等の様々な電子機器を実現できる。

#### 【図面の簡単な説明】

【図1】 第1の実施の形態の全体構成を示すブロック図である。

【図2】 第1の実施の形態に含まれる液晶装置のブロック図である。

【図3】 図2の液晶装置が備えたデータ線駆動回路が有するシフトレジスタ回路及びイネーブル回路の回路図(図3(a))及びそのタイミングチャート(図3(b))である。

【図4】 第1の実施の形態に含まれるタイミング発生回路の要部のブロック図(図3(a))及びそのタイミングチャート(図3(b))である。

【図5】 第1の実施の形態における各種信号の一のタイミングチャートである。

【図6】 第1の実施の形態における各種信号の他のタイミングチャートである。

【図7】 第2の実施の形態の全体構成を示すブロック図である。

【図8】 第2の実施の形態の比較例におけるタイミングチャート(図8(a))及び一具体例におけるタイミ



ングチャート(図8(b))である。

【図9】 第2の実施の形態におけるタイミングチャートである。

【図10】 第3の実施の形態に含まれるデータ線駆動回路のブロック図(図10(a))及びそのタイミングチャート(図10(b))である。

【図11】 本発明による電子機器の実施の形態の概略構成を示すブロック図である。

【図12】 電子機器の一例としての液晶プロジェクタを示す断面図である。

【図13】 電子機器の他の例としてのパーソナルコンピュータを示す正面図である。

【図14】 電子機器の一例としてのページャを示す分解斜視図である。

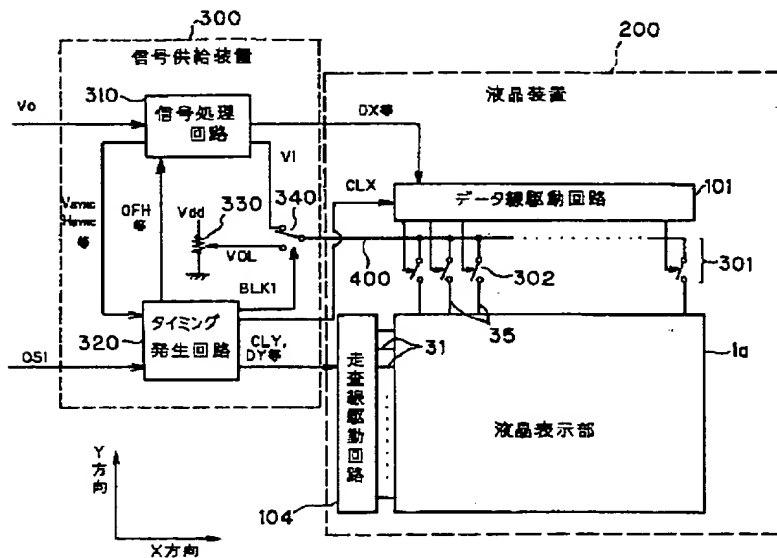
【図15】 電子機器の一例としてのTCPを用いた液晶装置を示す斜視図である。

【図16】 従来の液晶装置における問題点を説明するためのタイミングチャートである。

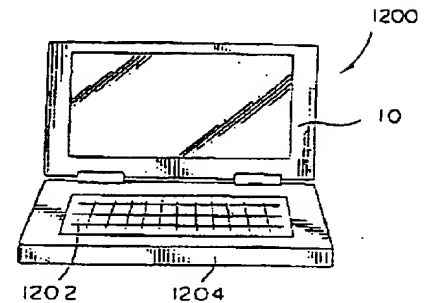
# 【符号の説明】

- 1…TFTアレイ基板
- 1a…液晶表示部
- 11…画素電極
- 31…走査線(ゲート電極)
- 35…データ線(ソース電極)
- 101、101'…データ線駆動回路
- 101a…シフトレジスタ回路
- 104…走査線駆動回路
- 10 112…イネーブル回路
- 200…液晶装置
- 301…サンプリング回路
- 302…サンプリングスイッチ
- 300、300'…信号供給装置
- 310、310'…信号処理回路
- 320、320'…タイミング発生回路
- 330…定電位源
- 340…スイッチ

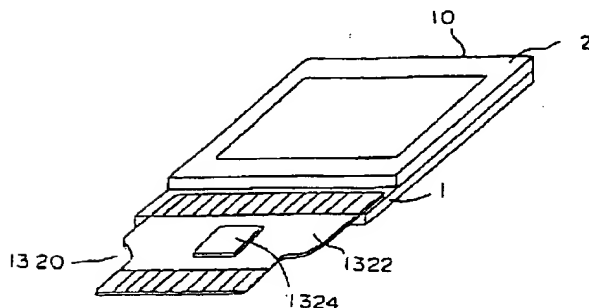
【図1】



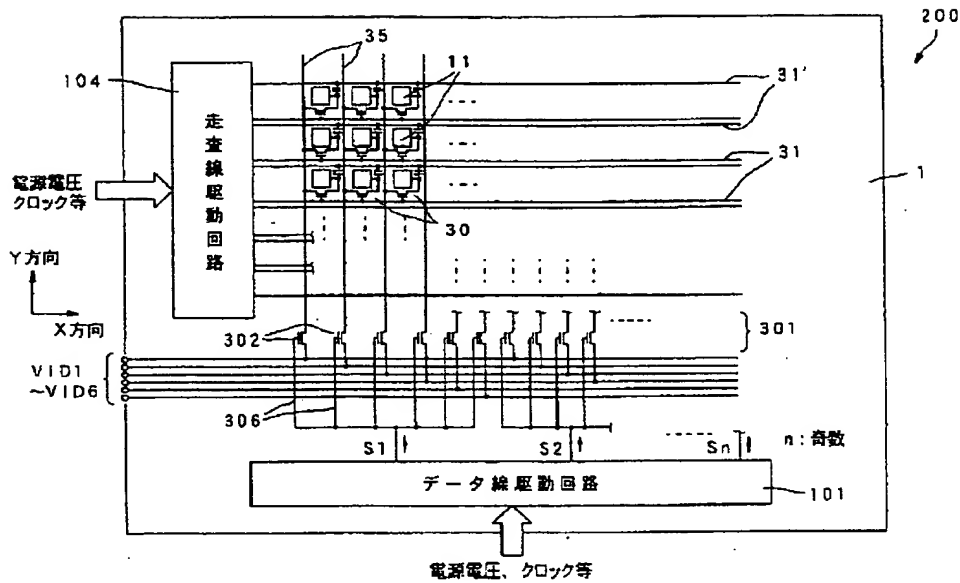
【図13】



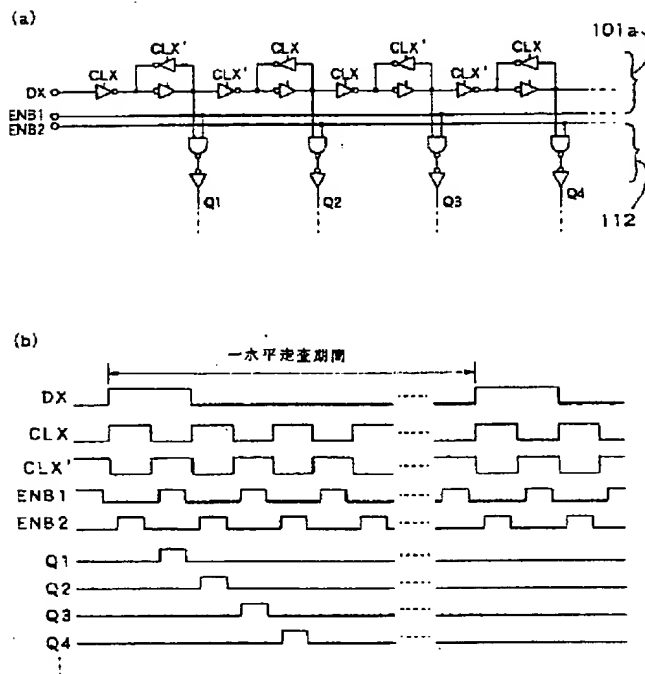
【図15】



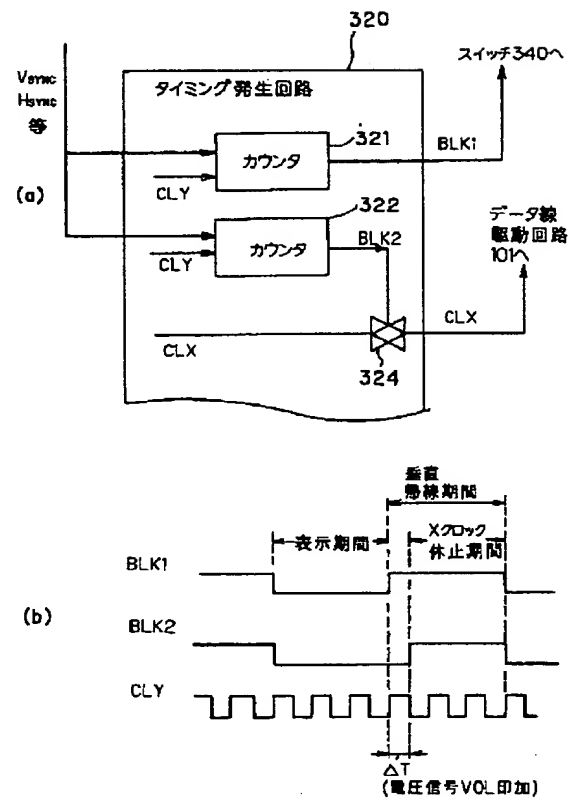
【図2】



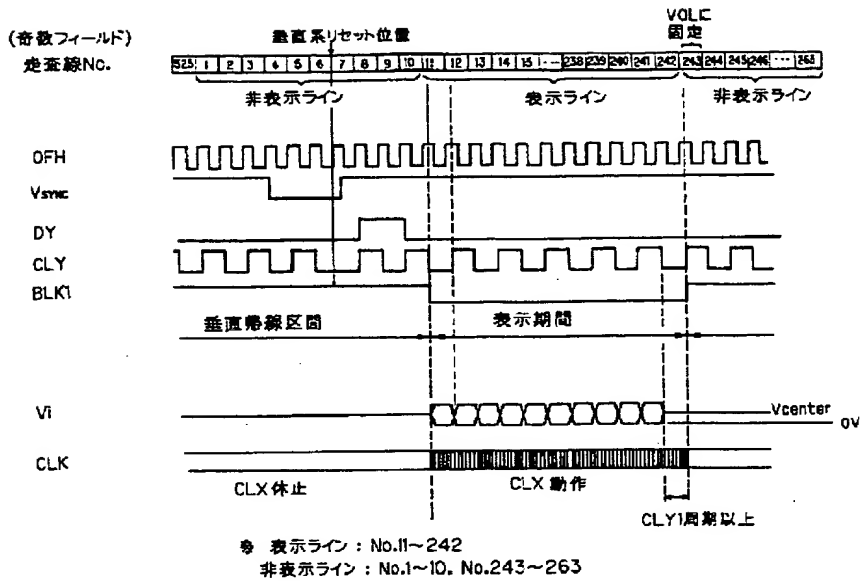
【図3】



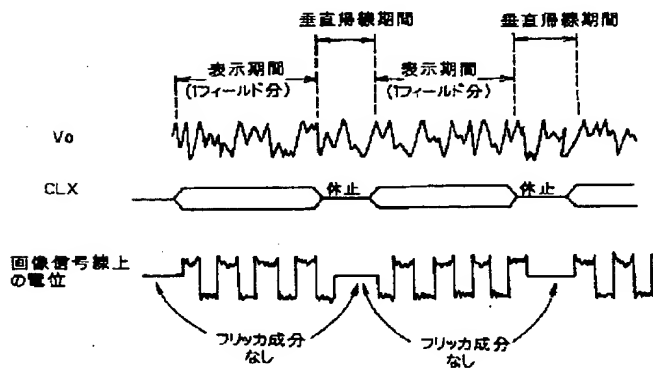
【図4】



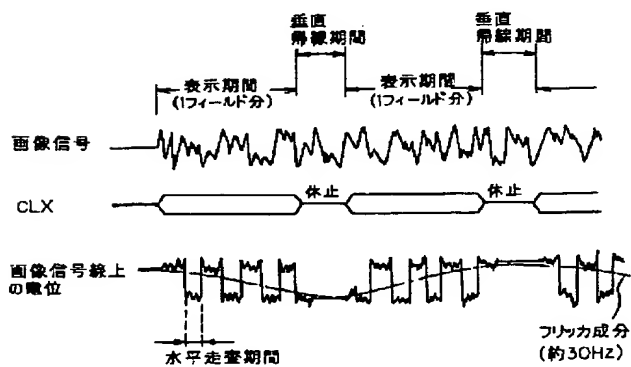
【図5】



【図6】



【図16】



【図8】

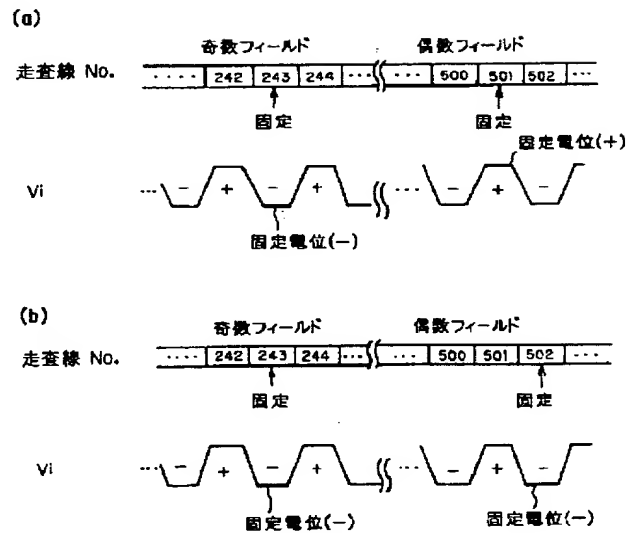


Figure 1 is a block diagram of a liquid crystal display system. The system is divided into two main sections: a **Signal Supply Device (300')** and a **Liquid Crystal Device (200)**.

The **Signal Supply Device (300')** includes:

- Signal Processing Circuit (310')**: Receives inputs  $V_a$ ,  $V_{sync}$ ,  $H_{sync}$ , and  $OFH$ . It outputs  $V_i$  and  $DX$ .
- Generator Circuit (320')**: Receives input  $CSI$ . It outputs  $CLY, DY$  and  $CLX$ .

The **Liquid Crystal Device (200)** includes:

- Data Line Driving Circuit (101)**: Receives  $CLX$  and  $DX$ . It outputs  $CLX$  to the panel.
- Gate Line Driving Circuit (104)**: Receives  $CLY, DY$  and  $CLX$ . It outputs  $CLY, DY$  and  $CLX$  to the panel.
- Liquid Crystal Display Panel (1a)**: A grid of pixels (31) with data lines (302) and gate lines (301). A coordinate system (X, Y) is shown at the bottom left.

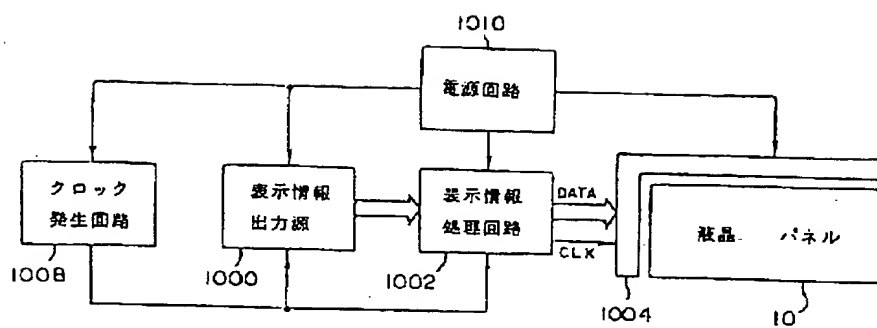
Figure 1 is a waveform diagram showing the relationship between the video signal ( $V_o$ ), the clock signal ( $CLX$ ), and the image signal line voltages. The diagram is divided into four horizontal sections, each representing a different image signal line voltage.

- Top Section:** Shows the video signal ( $V_o$ ) and the clock signal ( $CLX$ ). The video signal has horizontal sync pulses. The clock signal has horizontal sync pulses. The video signal is labeled with "表示期間 (フィールド分)" (display period) and "垂直同期期間" (vertical sync period). The clock signal is labeled with "休止" (pause).
- Second Section:** Shows the image signal line voltage on line 243, labeled "NO.243 (固定)". The voltage is fixed to  $-V_{max}$ .
- Third Section:** Shows the image signal line voltage on line 502, labeled "NO.502 (固定)". The voltage is fixed to  $-V_{max}$ .
- Fourth Section:** Shows the image signal line voltage on line 501, labeled "NO.501 (固定)". The voltage is fixed to  $+V_{max}$ .
- Fifth Section:** Shows the image signal line voltage on line 503, labeled "NO.242 (固定)". The voltage is fixed to  $-V_{max}$ .
- Sixth Section:** Shows the image signal line voltage on line 504, labeled "NO.504 (固定)". The voltage is fixed to  $+V_{max}$ .

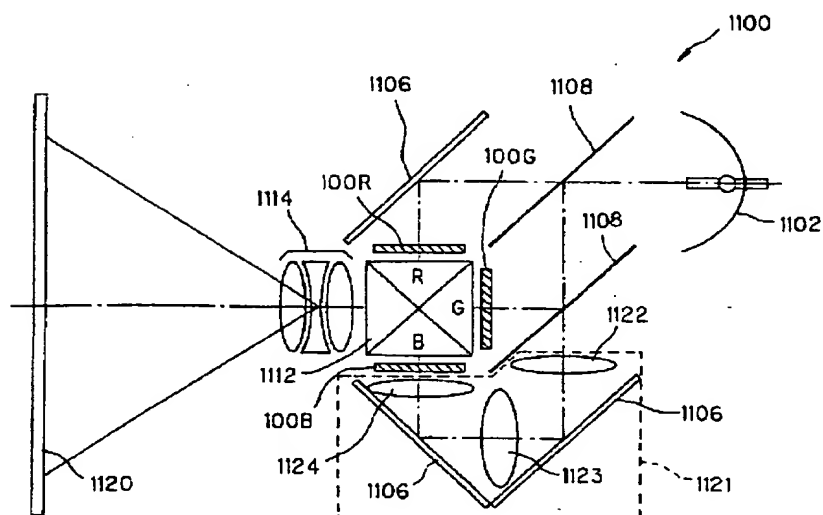
(a) Block diagram of the image signal processing circuit. The circuit includes a data bus driving circuit (101) which contains a shift register circuit (101a). The shift register circuit is connected to a set of sampling switches (302) via a bus (301). The sampling switches are controlled by a BLK signal and a Vi signal. The circuit is connected to a liquid crystal display (1a) via a bus (31).

(b) Timing diagram showing the relationship between the BLK signal, the CLY (clock) signal, and the resulting image signal on the bus. The BLK signal is high during the 'display period' (表示期間) and low during the 'sampling switch on' (サンプリングスイッチ全てオン) period. The CLY signal is a periodic clock. The image signal on the bus shows the sampled data during the sampling period.

【図11】



【図12】



【図14】

